



第 6 9 回 半導体・集積回路技術シンポジウム

2005年12月15日(木)・16日(金)

機械振興会館ホール

第 1 日

12月15日(木) 10:00~16:45

- <10:00> 開会の挨拶 電子材料委員会委員長
- <10:05~10:55>
1. 招待講演 自己組織化多孔質シリカ超低誘電率膜を用いた 45-32nm 技術世代用の複合低誘電率層間膜 Cu ダマシン配線技術
 1^{ASET MIRAI}プロジェクト、²産総研 MIRAIプロジェクト、³広島大：
 隣真一¹、下山正¹、八木良太郎¹、吉野雄信²、小野哲朗²、石川彰²、
 藤井宣年¹、秦信宏²、中山高博¹、高村一夫¹、田中博文¹、穴田佳謙¹、
 川原潤¹、山西利幸¹、松尾尚典¹、清野豊²、高田省三²、国見信孝¹、
 内田陽子¹、菱屋晋吾¹、木下啓蔵¹、吉川公磨^{2,3}
- <10:55~11:45>
2. 招待講演 UV キュアによる Cu/ULK 配線の機械的信頼性向上
 1^{ルネサス}、²ルネサスセミコンダクタエンジニアリング：
 古澤健志¹、三浦典子¹、松本雅弘¹、後藤欣哉¹、橋井忍²、藤原祐司¹、
 吉川和範¹、米倉和賢¹、浅野喜宣¹、市来勉¹、川邊直樹¹、松澤朝夫¹、
 松浦正純¹
- <11:45~12:45> 昼食
- <12:45~13:35>
3. 招待講演 TDDB 信頼性と SiOC 膜上の欠陥に対する CMP プロセス
 が与える影響の研究 日立：
 山田洋平、小西信博、野口純司、神保智子、井上修
- <13:35~14:00>
4. スラリーと洗浄液の競合反応の評価 1^{明治大}、²東芝：
 上野敦史¹、植草新一郎¹、小寺雅子²
- <14:00~14:25>
5. 分光エリブソメトリーによる銅表面上
 メルカプトベンゾチアゾール皮膜の解析 1^{東工大}、²千葉工大、³ニッタ・ハース：
 西澤秀明¹、杉浦修²、松村義之³、木下正治³
- <14:25~14:40> 休憩
- <14:40~15:30>
6. 招待講演 ダマシン配線におけるエレクトロマイグレーションの
 物質移動 東芝：白井孝公
- <15:30~15:55>
7. CoWP 無電解めっきにおける Pd 触媒に起因する銅配線の抵抗上昇
 1^{荏原製作所}、²Selete：
 王新明¹、尾渡晃¹、石橋知淳¹、高木大輔¹、辻野潤一郎¹、木場隆¹、
 大野晴子¹、近澤憲弘¹、石上隆司²、近藤誠一²、小林伸好²
- <15:55~16:20>
8. Low-k 基板上への無電解めっき法による NiMoB 拡散バリア層の作成
 1^{早稲田大}、²テルアピブ大：
 増田豊土¹、吉野正洋¹、若月啓¹、笹野順司¹、松田五明¹、
 Y. Shacham-Diamand²、逢坂哲彌¹
- <16:20~16:45>
9. 極低酸素分圧を用いた新規 Cu 酸化物クリーニング技術の検討 産総研：
 遠藤和彦、白川直樹、吉田良行、三野哲也、御福英史、鈴木英一
- <17:00~18:30> -懇親会- アワード贈呈式

第 2 日

12月16日(金) 10:00~16:50

- <10:00~10:50>
10. 招待講演 ETRI における次世代不揮発性メモリの研究開発 韓国電子通信研究院：
 俞炳坤、尹聖民、柳相旭、李丞胤、朴永森、崔圭政、李南烈
- <10:50~11:40>
11. 招待講演 電界誘起抵抗変化メモリの界面エンジニアリング 1^{産総研}、²北大、³東大：
 澤彰仁¹、藤井健志^{1,2}、川崎雅司^{1,2}、十倉好紀^{1,3}
- <11:40~12:45> 昼食
- <12:45~13:10>
12. 固体電解質ナノスイッチ 1^{NEC}、²JST、³NIMS：
 伴野直樹^{1,2}、阪本利司^{1,2}、帰山隼一¹、水野正之¹、川浦久雄^{1,2}、
 長谷川剛^{3,2}、寺部一弥^{3,2}、青野正和^{3,2}
- <13:10~13:35>
13. Spin Transfer Torque Magnetization Switching for the next
 generation MRAMs 1^{Hitachi}、²Tohoku Univ.、³Universite Paris Sud：
 K. Ito¹、J. Hayakawa^{1,2}、H. Takahashi^{1,2}、S. Ikeda²、Y.M. Lee²、R. Sasaki²、
 T. Meguro²、F. Matsukura²、H. Ohno²、T. Devolder³、and C. Chappert³
- <13:35~13:45> 休憩
- <13:45~14:35>
14. 招待講演 組成制御 Ni フルシリサイド電極を用いた
 HfSiON ゲート絶縁膜 MOSFET NEC：
 辰巳徹、寺井真之、高橋健介、間部謙三、長谷卓、
 小倉卓、西藤哲史、岩本敏幸、渡辺啓仁
- <14:35~15:00>
15. ハイパフォーマンス CMOS デバイスに向けた Ni-FUSI ゲートの形成
 1^{富士通研究所}、²富士通：
 保坂公彦¹、倉橋輝雄¹、川村和郎²、青山敬幸¹、鈴木邦弘¹
- <15:00~15:25>
16. FUGE(Fully Germanided Gate)プロセスにより形成したゲート電極の
 仕事関数決定要因の考察と特性評価 東芝：
 土屋義規、小山正人、古賀淳二、西山彰
- <15:25~15:35> 休憩
- <15:35~16:00>
17. RF / アナログ応用に適した低リーク・高耐圧の歪Si-MOSFET技術
 1^{日立}、²ルネサス、³ルネサス東日本セミコンダクタ：
 杉井信之¹、近藤将夫²、宮本正文¹、星野裕²、羽鳥誠²、平澤亘³、
 木村嘉伸¹、木村紳一郎¹、近藤泰一²、吉田功²
- <16:00~16:50>
18. 招待講演 ひずみSi/SiGe/Ge-On-Insulator CMOSデバイス技術 1^{産総研 MIRAI}プロジェクト、²東大：高木信一^{1,2}
- <16:50> 閉会の挨拶

参加申込締切(予約) 12月7日(水)迄に申込書式に従い費用を添えて(現金書留または銀行振込・みずほ銀行大岡山支店
 普通預金口座1926159 電子材料委員会小田俊理(オダシユリ)宛)お申込み下さい。銀行振込の際も氏名、勤務先、連絡先をご連絡下さい。

参加登録費 予約 会員 20,000円 会員外 22,000円 大学関係 5,000円 学生 2,500円 (1日のみ 会員 14,000円 会員外 15,000円)
 当日 会員 22,000円 会員外 24,000円 大学関係 6,000円 学生 3,000円 (1日のみ 会員 15,000円 会員外 16,000円)
 講演論文集のみ希望の場合、1部6,000円でお付け致します。

参加申込、論文集申込先 〒102-0074東京都千代田区九段南4-8-30アルス市ヶ谷202

電気化学会電子材料委員会 (TEL: 03-3234-4213, FAX: 03-3234-3599)

電気化学会電子材料委員会 主催

応用物理学会、高分子学会、精密工学会、電気学会、電子情報通信学会、日本印刷学会、日本化学会、
 日本金属学会、日本セラミックス協会、日本写真学会、日本表面科学会、日本真空協会、ILKOエレクトロニクス実装学会 協賛